

IST/2026/BL37

Bolsa de Investigação para alunos matriculados em curso de Doutoramento na área científica de Engenharia eletrotécnica, electrónica e informática

Orientador Científico: Pedro Filipe Zeferino Aidos Tomás (ist146645)

Unidade Orgânica: Instituto de Engenharia de Sistemas e Computadores - Investigação e Desenvolvimento em Lisboa

Tema da Bolsa: Monitorização de Desempenho em Sistemas Multi-core com Aceleradores

Duração Inicial da Bolsa: 3 meses

Duração Máxima Incluindo Renovações: 12 meses

Subsídio de Manutenção Mensal: 1309,64 €

Entidade Financiadora: Instituto Superior Técnico (IST)

Objetivos

Conceber e especificar uma arquitetura de monitorização do desempenho baseada em eventos para processadores RISC-V, alinhada com as actuais especificações RISC-V, incluindo requisitos funcionais, modelos de eventos e interfaces de controlo. Integrar e validar a arquitetura na plataforma OpenPiton e no processador CVA6.

Plano de Trabalho

O objetivo da bolsa é conceber e especificar uma arquitetura de monitorização baseada em eventos para processadores RISC-V, a qual deverá estar alinhada com as actuais especificações de modo privilegiado e de monitorização de desempenho da arquitetura RISC-V. O projeto implicará a definição dos requisitos funcionais, dos modelos de eventos e das interfaces de controlo necessários para suportar uma observação do desempenho baseada em eventos em sistemas multi-core modernos com aceleradores dedicados.

O plano de trabalhos requer a concepção da arquitetura e do hardware do sistema proposto baseado em eventos. Isto implica a definição dos componentes da microarquitetura, o tipo de eventos, a lógica de armazenamento, o controlo e a forma como estes interagem com os mecanismos de monitorização do desempenho existentes. A arquitetura a desenvolver deverá ser escalável, configurável e compatível com as normas RISC-V.

O bolseiro deverá integrar e validar a arquitetura proposta na plataforma OpenPiton e no processador CVA6. Isto envolverá a integração de hardware e o refinamento da arquitetura, bem como a validação funcional inicial como suporte para o futuro trabalho de investigação no âmbito do programa de doutoramento.

Requisitos de Admissão

- Estar inscrito no programa doutoral em Engenharia Eletrotécnica e de Computadores do IST, ou equivalente.

- Conhecimentos avançados na especificação RISC-V e de arquiteturas avançadas de processadores
- Experiência no desenvolvimento de hardware (circuitos digitais para FPGA/circuito integrado)
- Experiência no desenvolvimento de kernel de Linux

Legislação e Regulamentação Aplicável

Lei n.º 40/2004, de 18 de agosto (Estatuto do Bolseiro de Investigação Científica), na sua redação atual; Regulamento de Bolsas de Investigação do IST, disponível em

https://drh.tecnico.ulisboa.pt/files/sites/45/despacho_8532_regulamento_bolsas.pdf.

Enquadramento, Carga de Trabalho e Horário

Local de Trabalho: INESC-ID

Regime de Prestação de Trabalho: Presencial

Campus Principal: Alameda

Carga Média Semanal Indicativa: 34 horas

Horário de Prestação de Funções Indicativo: Não aplicável.

Metodologia de Avaliação do Concurso

Avaliação curricular ponderado a 70% numa escala de 100 valores com um mínimo de 70 valores para admissão.

Entrevista individual ponderado a 30% numa escala de 100 valores com um mínimo de 70 valores para admissão.

Valor final mínimo para admissão de 70 valores.

Condições para a Realização dos Métodos de Seleção

O método de seleção compreende dois elementos, com as seguintes ponderações:

1) Avaliação Curricular (70%)

A avaliação curricular incide sobre o percurso académico e científico do candidato, bem como a sua adequação ao perfil da bolsa, sendo composta pelos seguintes subcritérios:

a) Curriculum Vitae e afinidade da formação académica com a área do concurso (30% da avaliação curricular), considerando a adequação do curso frequentado e do percurso académico às temáticas da bolsa;

b) Demonstração de conhecimentos em arquiteturas e sistemas de computação avançados, incluindo RISC-V, bem como experiência em desenvolvimento de firmware e/ou desenvolvimento de baixo nível do núcleo do sistema operativo Linux (30% da avaliação curricular);

c) Conhecimento e experiência prévia em ferramentas e APIs para monitorização e análise de desempenho de sistemas computacionais (40% da avaliação curricular).

2) Entrevista Individual (30%)

Entrevista com os membros do júri, destinada a avaliar a motivação do candidato, a capacidade de comunicação, o domínio técnico das áreas relevantes para o projeto e a adequação ao plano de trabalhos da bolsa.

Nota: em caso de empate na classificação final, a decisão será tomada com base na classificação obtida na Avaliação Curricular.

Composição do Júri de Seleção

Presidente do Júri: Pedro Filipe Zeferino Aidos Tomás (ist146645)

Vogais: Nuno Filipe Simões Santos Moraes da Silva Neves (ist157949), INESC-ID, Instituto Superior Técnico; Nuno Filipe Valentim Roma (ist14359), INESC-ID, Instituto Superior Técnico.

Vogais Suplentes: Aleksandar Ilic (ist166430), INESC-ID, Instituto Superior Técnico.

Em caso de impossibilidade do presidente do júri, este será substituído por um dos vogais efetivos.

Tramitação do Concurso

A apresentação de candidaturas é efetuada exclusivamente na [plataforma de admissões](https://fenix.tecnico.ulisboa.pt/fenixedu-admissions) do [Instituto Superior Técnico](#) em <https://fenix.tecnico.ulisboa.pt/fenixedu-admissions> e requer registo e validação de identidade dos candidatos.

As candidaturas só são formalizadas quando o formulário disponível na plataforma é devidamente preenchido, submetido e lacrado sem erros de validação. A documentação obrigatória a ser anexada no formulário para esta bolsa inclui os seguintes documentos:

Curriculum Vitae

Certificado de Habilitações (ou compromisso de honra caso não tenha ainda terminado o curso)

Comprovativo de Inscrição/Matrícula

Os prazos para a submissão das candidaturas devem ser consultados na mesma plataforma de admissões.

Os resultados do concurso serão disponibilizados na mesma plataforma de admissões.

IST/2026/BL37**Research Scholarship of Research
for students registered in a Doctoral Programme
for the scientific area of Electrical, electronic and information engineering**

Scientific Advisor: Pedro Filipe Zeferino Aidos Tomás (ist146645)

Organic Unit: Institute of Systems and Computer Engineering - Research and Development in Lisbon

Scholarship Theme: Performance Monitoring of Multi-core Systems with Accelerators

Duration: 3 months

Maximum Duration Including Renewals: 12 months

Monthly Maintenance Allowance: €1,309.64

Funding Entity: Instituto Superior Técnico (IST)

Objectives

Design and specify an event-based performance monitoring architecture for RISC-V processors, aligned with current RISC-V specifications, including functional requirements, event models, and low-overhead control interfaces. Further integrate and validate the architecture within the OpenPiton Framework and the CVA6 core.

Work Plan

The scholarship objective is to design and specify an event-based monitoring architecture for RISC-V processors, aligned with current RISC-V privileged and performance monitoring specifications. The work will focus on defining the functional requirements, event models, and control interfaces needed to support low-overhead, event-driven performance observation in modern multi-core systems coupled with accelerating devices.

The work program thus requires conceiving the architectural and hardware design of the proposed event-based system. This includes the definition of microarchitectural components, event sources, buffering and control logic, and their interaction with existing performance monitoring mechanisms, ensuring scalability, configurability, and compliance with RISC-V standards.

Finally, the scholarship aims to integrate and validate the proposed architecture within the OpenPiton framework and the CVA6 RISC-V core. This will involve hardware integration, design refinement based on implementation constraints, and initial functional validation to demonstrate correctness, feasibility, and readiness for further research and extension in the PhD work.

Admission Requirements

- Enrolled in the doctoral program in Electrical and Computer Engineering at IST, or equivalent.

- Advanced knowledge of the RISC-V specification and advanced processor architectures
- Experience in hardware development (digital circuits for FPGA/integrated circuits)
- Experience in Linux kernel development

Applicable Laws and Regulations

Law No. 40/2004, of 18 August (Statute of Scientific Research Fellow), in its current wording; FCT Regulation for Research Fellowships, available at

https://drh.tecnico.ulisboa.pt/files/sites/45/despacho_8532_regulamento_bolsas.pdf.

Context, Workload and Schedule

Workplace: INESC-ID

Work Model: On-site

Main Campus: Alameda

Expected Average Weekly Workload: 34 hours

Expected Schedule for Activities and Functions: Not applicable.

Contest Evaluation Method(s)

Curricular evaluation weighted to 70% on a scale of 100 points with a minimum of 70 points needed for admission.

Individual interview weighted to 30% on a scale of 100 points with a minimum of 70 points needed for admission.

The minimum final grade needed for admission is 70 points.

Conditions for the Contest Evaluation

The selection process comprises two components, with the following weightings:

1) Curriculum Evaluation (70%)

The curriculum evaluation focuses on the candidate's academic and scientific background, as well as their suitability for the profile of the scholarship, and consists of the following sub-criteria:

a) Curriculum Vitae and relevance of the academic background to the area of the call (30% of the curriculum evaluation), considering the adequacy of the degree program attended and the academic trajectory with respect to the scholarship's thematic areas;

b) Demonstrated knowledge of advanced computer architectures and systems, including RISC-V, as well as experience in firmware development and/or low-level development of the Linux operating system kernel (30% of the curriculum evaluation);

c) Knowledge and previous experience with tools and APIs for performance monitoring and analysis of computer systems (40% of the curriculum evaluation).

2) Individual Interview (30%)

An interview with the members of the selection committee, aimed at assessing the candidate's motivation,

communication skills, technical proficiency in areas relevant to the project, and suitability for the scholarship's work plan.

Note: In the event of a tie in the final ranking, the decision will be based on the score obtained in the Curriculum Evaluation.

Composition of the Selection Jury

Jury President: Pedro Filipe Zeferino Aidos Tomás (ist146645)

Jury Members: Nuno Filipe Simões Santos Moraes da Silva Neves (ist157949), INESC-ID, Instituto Superior Técnico;
Nuno Filipe Valentim Roma (ist14359), INESC-ID, Instituto Superior Técnico.

Substitute Jury Members: Aleksandar Ilic (ist166430), INESC-ID, Instituto Superior Técnico.

In case the president of the jury is unable to preside, they will be replaced by one of the jury members.

Contest Procedure

Applications must be exclusively submitted on the [admissions platform](#) of the [Instituto Superior Técnico](#) at <https://fenix.tecnico.ulisboa.pt/fenixedu-admissions> and requires registration and validation of the candidate's identity.

Applications are only accepted when the form available in the platform is correctly filled, submitted and locked without any validation errors. The mandatory documentation to submit in the scholarship application includes:

Curriculum Vitae

Proof of Qualifications (or declaration of honor in case you do not yet have the certificate)

Proof of Registration/Enrolment

The application submission deadlines can be viewed in the admissions platform.

The results of the contest will be made available in the same admissions platform.
